

COPY OF PAPERS  
ORIGINALLY FILED

2155  
PATENT

Docket No. JCLA6561  
page 1



**IN THE UNITED STATE PATENT AND TRADEMARK OFFICE**

In re application of : CHI-CHE TSAI et al.

Application No. : 09/922,092

Filed : August 03,2001

METHOD OF BUS PRIORITY  
For : ARBITRATION

Examiner :

**Certificate of Mailing**

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

May 24, 2002

(Date)

5/24/2002  
Jiawei Huang, Reg. No. 43,330

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

Sir:

**RECEIVED**

JUN 13 2002

Technology Center 2100

Transmitted herewith is a certified copy of Taiwan Application No. 90110586 filed on May 03, 2001.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA6561).

Date:

5/24/2002

By:

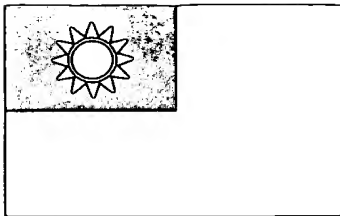
Jiawei Huang  
Registration No. 43,330

**Please send future correspondence to:**

J. C. Patents  
4 Venture, Suite 250  
Irvine, California 92618  
(949) 660-0761

SC418561

09/922,092



RECEIVED

JUN 13 2002

Technology Center 2100



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder：

申請日：西元 2001 年 05 月 03 日  
Application Date

申請案號：090110586  
Application No.

申請人：威盛電子股份有限公司  
Applicant(s)

局長  
Director General

陳明邦

發文日期：西元 2001 年 5 月 22 日  
Issue Date

發文字號：  
Serial No.

09011007297

申請日期	
案 號	
類 別	

A4  
C4

(以上各欄由本局填註)

發明專利說明書		
一、發明 名稱	中 文	匯流排優先權選擇之方法
	英 文	
二、發明 創作人	姓 名	蔡奇哲
	國 籍	中華民國
	住、居所	高雄縣仁武鎮竹後村水管路 15 巷 144 弄 39 號
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

四、中文發明摘要（發明之名稱：

## 匯流排優先權選擇之方法

一種匯流排優先權選擇之方法，以減少傳輸之延遲狀態。設計一種 PCI 匯流排傳輸方法，在 PCI 匯流排上耦接一個主橋與數個主控器，而主橋又耦接至一個系統記憶體；當主控器輸出要求訊號，主橋則會依據要求訊號到系統記憶體準備所要求之傳輸資料，而又當主橋將傳輸資料備妥時，則會依據傳輸資料將所對應之主控器的優先權提高。

英文發明摘要（發明之名稱：

(由本局填寫)

承辦人代碼：

A6

大類：

B6

IPC分類：

本案已向：

國(地區) 申請專利，申請日期： 案號： ☒有 ☐無主張優先權  
美國 2000/08/11 60/225,018

有關微生物已寄存於：

，寄存日期：

，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

## 五、發明說明 ( / )

本發明是有關於一種 PCI 匯流排延遲交易方法，特別是有關於一種 PCI 匯流排延遲交易方法中具有以傳輸資料為根據之匯流排優先權選擇方法。

第 1 圖所繪示的便是一般在電腦架構中使用 PCI 系統之架構圖。中央處理器 10 經由主橋接器(主橋, host bridge)12 耦接到 PCI 匯流排 14。PCI 匯流排 14 則可以耦接至多個 PCI 相容之週邊裝置的主控器(master)，例如：圖形介面 16a，延展匯流排橋接器 16b，網路介面 16c，SCSI 介面 16d。

其中，每一主控器均可以送出要求訊號(request, REQ)要求使用 PCI 匯流排 14，而主橋接器 12 中的匯流排仲裁器(arbiter)則可送出回應訊號(grant, GNT)給主控器，同意其使用 PCI 匯流排 14。

PCI 相容裝置(如主控器或電腦晶片組中之北橋)之間的資料傳送主要係由下列之介面控制訊號所控制。週期框格訊號(cycle frame, FRAME#)係由起始器(其可以是主控器或北橋)所送出。FRAME#訊號送出時，表示透過 PCI 匯流排的傳輸資料之交易(transaction)動作開始進行，當 FRAME#訊號維持在低準位則表示傳輸資料交易持續進行。此時，位址匯流排 AD 便會於位址週期期間送出有效位址(valid address)，同時會在命令/位元組致能(command/byte enable, CBE[3:0])送出有效的匯流排命令，用以對回應器指出起始器所要求的資料交易型態。緊接所送出的有效位址後，位址匯流排 AD 便送出所要傳送的資料，此時期稱為資料週期，同時於 CBE 線送出編碼後匯流排命令之位元組致能訊

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(2)

號，藉以傳送資料。當 FRAME#訊號停止送出，就表示交易狀態為最後一筆資料傳送，或是已經完成資料傳送。起始器備妥訊號(initiator ready, IRDY#)與回應器備妥訊號(target ready, TRDY#)，兩者配合使用，用以分別指示起始裝置與回應器已經備妥而可以進行資料之傳送。在一讀取動作進行時，IRDY#訊號表示起始器準備好接收資料；而在進行一寫入操作時，TRDY#訊號表示回應器準備好接收資料。停止訊號(stop, STOP#)，用以指示回應器要求起始器停止目前的傳輸資料交易行為。

請參看第 2 圖，其所繪示的是一種習知之 PCI 系統之具有多個週邊裝置的方塊圖。其中週邊裝置 38/40/42/44 耦接至 PCI 匯流排 36，而主橋 20 中的匯流排仲裁器 22 耦接至 PCI 匯流排 36，用以授權給週邊裝置 38/40/42/44 使用 PCI 匯流排 36 之主控權。

接著說明其運作方式，由於每個週邊裝置 38/40/42/44 內都具有主控器(未繪示)，用以發出要求訊號(REQ)至匯流排仲裁器 22，以要求獲得 PCI 匯流排 36 之主控權。而匯流排仲裁器 22 在允許其中一個週邊裝置使用 PCI 匯流排 36 時，會發出允許訊號(GNT)至此週邊裝置，使得此週邊裝置得以使用 PCI 匯流排 36。

但是如果其要求訊號所要求之傳輸資料並未備妥，則匯流排仲裁器 22 會發出一個回應訊號給週邊裝置，用以收回 PCI 匯流排 36 之主控權，接著週邊裝置之主控器則會先拉回要求訊號，接著隔一個交易週期再持續輸出其要求訊

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 3 )

號，直到主橋 20 將傳輸資料備妥，當匯流排仲裁器 22 再允許此週邊裝置使用 PCI 匯流排 36 時，則傳輸資料才得以傳送至此週邊裝置。

請參照第 3 圖所繪示的是一種習知 PCI 系統的平均回應訊號之狀態圖形，其中，GNT0(50)，GNT1(52)，GNT2(54)，GNT3(56)各代表四個主控器的回應狀態，在開始之時，匯流排仲裁器會停留在 GNT0(50)之狀態，此時，GNT1(52)會有較高的優先權，所以，無論接下來匯流排仲裁器接收到哪一個主控器所發出的要求訊號，匯流排仲裁器都會循著 g01 之路徑先到 GNT1(52)之狀態，如此，依此類推，當匯流排仲裁器停留在 GNT1(52)時，則 GNT2(54)即獲得最高之優先權，當匯流排仲裁器停留在 GNT2(54)時，則 GNT3(56)即獲得最高之優先權，當匯流排仲裁器停留在 GNT3(56)時，則 GNT0(50)即獲得最高之優先權。

如此之運作方式，使得每一個要求訊號都能平均地得到回應，然而，也有可能因循環而造成延遲，例如，匯流排仲裁器停留在 GNT1(52)之狀態時，接著，GNT2(54)之主控器發出要求訊號，匯流排匯流排仲裁器之狀態則依照優先權並循著 g12 之路徑至 GNT2(54)之狀態，此時，GNT1(52)之主控器所要求之傳輸資料已經在等待傳輸之狀態，然而，匯流排仲裁器仍會依循著優先權之路徑順序 g23 與 g30 至 GNT3(56)與 GNT0(50)之狀態，再由 g01 之路徑回至 GNT1(52)之狀態，此時，GNT1(52)之主控器才獲得 PCI 匯流排之主控權。

(請先閱讀背面之注意事項再填寫本頁)

裝 · 訂 · 線



## 五、發明說明(4)

如第 4 圖所示，其所繪示的是一種習知之 PCI 系統的平均循環回應訊號之時序圖形，其中，時序圖以兩個主控器循環要求 PCI 匯流排之控制權為例，時脈週期 60 表示 REQ1#與 REQ2#之主控器要求取得 PCI 匯流排之主控權，而主橋之匯流排仲裁器則依優先權先回應 REQ1#之訊號，此時 REQ1#之主控器並發出 FRAME#與 IRDY#之訊號，表示主控器已經在等待接收傳輸資料之狀態，而主橋之匯流排仲裁器則發出 GNT1#、DEVSEL#訊號以及 STOP#訊號，而其中 STOP#訊號用以回絕 REQ1#之主控器，表示 REQ1#之主控器所要求之傳輸資料並未備妥，接著 REQ1#與 GNT1#皆拉起；PMADS 用以表示主橋儲存傳輸資料所欲傳送之目標位址，PMRDY 目標位址之傳輸資料備妥與否。

接著時脈週期 62，主橋之匯流排仲裁器則依優先權回應 REQ2#之訊號，並如同上述之運作方式，REQ2#之主控器所要求之傳輸資料亦未備妥，如此，在時脈週期 64 時，主橋之匯流排仲裁器則依據優先權再回應 REQ1#之訊號，其中，當 REQ1#之主控器被 STOP#回絕，並使得 REQ1#之訊號再度拉起，同時 PMRDY 升起，表示 REQ1#所欲傳輸之資料已經準備妥當，然而，在時脈週期 66 所表示主橋之匯流排仲裁器仍依照優先權回應 REQ2#之訊號，因此，直到時脈週期 68 時，傳輸資料才得以傳輸，如此，傳輸資料延遲了一個交易週期才能再做傳輸之動作。

有鑒於此，本發明是在提供一種具有以傳輸資料備妥與否為根據之 PCI 匯流排優先權選擇方法，主橋之匯流排

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( 5 )

仲裁器並不依照一般循環之方式運作，而是根據所欲傳輸之資料備妥與否，而將優先權提供給已備妥傳輸資料之主控器。

本發明所提供之以傳輸資料備妥與否為根據之PCI匯流排優先權選擇方法，其中包括下列步驟：主控器發出一要求信號，用以取得該匯流排之主控權，並藉由匯流排以及主橋到系統記憶體獲得一個傳輸資料。然而，主橋則週期性的依序發出回應訊號至發出要求信號之主控器，此時，當系統記憶體已將一個傳輸資料備妥，則主橋將傳輸資料所對應之主控器的優先權提高。

本發明所提供之一種匯流排優先權選擇之方法，其應用於匯流排系統，此匯流排系統至少包括有主橋、第一主控器、第二主控器、以及匯流排，而此匯流排耦接至主橋、第一主控器與第二主控器，本發明之匯流排優先權選擇之方法包括下列步驟：首先判斷第一主控器所需的第一傳輸資料是否備妥；接著在第一傳輸資料備妥時且第一主控器發出第一要求信號要取得匯流排之主控權時，提供此第一主控器主控權；以及最後在第一傳輸資料尚未備妥時且第二主控器發出第二要求信號要取得匯流排之主控權時，提供第二主控器主控權。本發明之實施例中匯流排係為PCI匯流排。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

## 五、發明說明(6)

圖式之簡單說明：

第 1 圖繪示的是一種習知之電腦架構中使用 PCI 系統之架構圖；

第 2 圖繪示的是一種習知之 PCI 系統之具有多個週邊裝置的方塊圖；

第 3 圖繪示的是一種習知之 PCI 系統的平均循環回應訊號之狀態圖形；

第 4 圖繪示的是一種習知之 PCI 系統的平均循環回應訊號之時序圖形；

第 5 圖繪示的是依照本發明一較佳實施例的一種以傳輸資料為根據之 PCI 匯流排優先權選擇方法之狀態圖形；以及

第 6 圖繪示的是依照本發明一較佳實施例的一種以傳輸資料為根據之 PCI 匯流排優先權選擇方法之時序圖形。

圖式之標號說明：

- |                              |               |
|------------------------------|---------------|
| 10：中央處理器                     | 11：系統記憶體      |
| 12：主橋                        | 14、36：PCI 匯流排 |
| 16a/b/c/d、24：主控器             | 22：匯流排仲裁器     |
| 38、40、42、44：週邊裝置             |               |
| 50、52、54、56、70、72、74、76：回應狀態 |               |
| 60、62、64、66、68：時脈週期          |               |
| 80、82、84、86、88：時脈週期          |               |

### 實施例

請參看第 5 圖，其所繪示的是依照本發明一較佳實施

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(7)

例的一種以傳輸資料為根據之 PCI 匯流排優先權選擇方法之狀態圖形。

其中，與第 3 圖比較可知，此方法並非週期性的回應主控器所發出之要求信號，而是，主橋之匯流排仲裁器依據主控器發出之要求信號，到系統記憶體擷取要求訊號所要求之傳輸資料，並且，當主橋將傳輸資料備妥時，則主橋將會提高其所對應之主控器的優先權。

因此，主橋依據優先權之高低，來決定循著何種路線分別到 GNT0(70)，GNT1(72)，GNT2(74)，以及 GNT3(76)之狀態，所以，本發明所提出之方法，並非一般習知之依循環狀態的工作方式，而是依照傳輸資料備妥與否來決定下一個狀態。

例如，當匯流排仲裁器停留在 GNT1(72)之狀態時，接著，匯流排仲裁器之狀態則會依照優先權，並依循著 1A 之路徑至 GNT2(74)之狀態，此時，GNT1(72)之主控器所要求之傳輸資料已經在等待傳輸之狀態，於此，匯流排仲裁器不會依循著如習知之循環優先權之路徑，先經由 2A 與 3A 之路徑到 GNT3(76)與 GNT0(70)狀態，再由 0A 之路徑回到 GNT1 之狀態。

而是，主橋立即將 GNT1(72)之主控器之優先權提高，並且，使得匯流排仲裁器循著 2C 之路徑回到 GNT1(72)之狀態，以回應 GNT1(72)之要求信號，並使得 GNT1(72)之主控器獲得 PCI 匯流排之主控權，藉由 PCI 匯流排接收其傳輸資料。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 8 )

請參照第 1 圖與第 5 圖，於此主橋 12 之匯流排仲裁器回應主控器 16a 的狀態為 GNT0(70)，同理，回應主控器 16b 的狀態為 GNT1(72)，回應主控器 16c 之狀態為 GNT2(74)，回應主控器 16d 之狀態為 GNT3(76)。

例如：於一開始主橋 12 之匯流排仲裁器狀態停留在 GNT0(70)，接著，當主控器 16b 發出要求訊號，則主橋 12 之匯流排仲裁器則會依循著路徑 0A 到 GNT1(72)狀態，同時，主橋 12 並依據主控器 16b 所發出之要求訊號到系統記憶體 11 擷取傳輸資料，接著，主控器 16c 亦發出要求訊號，主橋 12 匯流排仲裁器，則依循著路徑 1A 至 GNT2(74)狀態。

此時，當主橋 12 將主控器 16b 所要求之傳輸資料備妥，則主橋 12 依據傳輸資料所對應之主控器 16b，將主控器 16b 之優先權提高，於是，主橋 12 之匯流排仲裁器則會依循著 2C 之路徑回到 GNT1(72)之狀態，使得主控器 16b 獲得匯流排 14 之主控權。當主控器 16b 利用匯流排正確讀取資料後，則主橋 12 匯流排仲裁器可回到被因優先權提高，而喪先優先的狀態，或依原定的順序輪到下一個狀態。例如：依循著路徑 1A 至 GNT2(74)狀態。

如果當主控器 16b 發出要求訊號，使主橋 12 之匯流排仲裁器依循著路徑 0A 到 GNT1(72)狀態，而主橋 12 依據主控器 16b 所發出之要求訊號到系統記憶體 11 擷取傳輸資料後，由於主控器 16c 亦發出要求訊號，使主橋 12 匯流排仲裁器，依循著路徑 1A 至 GNT2(74)狀態，接著，主控器 16d 亦發出要求訊號，使主橋 12 匯流排仲裁器，依循著路徑 2A

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明(9)

至 GNT3(76)狀態。

此時，主橋 12 才將主控器 16b 所要求之傳輸資料備妥，則主橋 12 依據傳輸資料所對應之主控器 16b，將主控器 16b 之優先權提高。於是，主橋 12 之匯流排仲裁器則會依循著 3B 之路徑回到 GNT1(72)之狀態，使得主控器 16b 獲得匯流排 14 之主控權。當主控器 16b 利用匯流排進行完最高優先之資料交易後，則主橋 12 匯流排仲裁器可依循著路徑 1B 回到 GNT3(76)狀態，或依循著路徑 1A 至 GNT2(74)狀態。

第 6 圖繪示的是依照本發明一較佳實施例的一種以傳輸資料為根據之 PCI 匯流排優先權選擇方法之時序圖形，其中，時序圖仍然以兩個主控器循環要求 PCI 匯流排之控制權為例，時脈週期 80 表示 REQ1#與 REQ2#之主控器要求取得 PCI 匯流排之主控權，而主橋之匯流排仲裁器則依優先權之高低，先回應 REQ1#之訊號，此時 REQ1#之主控器並發出 FRAME#與 IRDY#之訊號，表示主控器已經在等待接收傳輸資料之狀態，然而，主橋之匯流排仲裁器則發出 GNT1#、DEVSEL#訊號、以及 STOP#訊號，而其中 STOP#訊號用以回絕 REQ1#之主控器，表示 REQ1#之主控器所要求之傳輸資料尚未備妥，REQ1#之主控器沒有獲得 PCI 匯流排之主控權，接著 REQ1#與 GNT1#皆分別拉起。

接著時脈週期 82，主橋之匯流排仲裁器則依優先權回應 REQ2#之訊號，並如同上述之運作方式，REQ2#之主控器所要求之傳輸資料亦尚未備妥，REQ2#之主控器也沒有獲得

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 五、發明說明 (10)

PCI 匯流排之主控權。

如此，在時脈週期 84 時，主橋之匯流排仲裁器則依據優先權再回應 REQ1#之訊號，其中，當 REQ1#之主控器又再次被 STOP#回絕，並使得 REQ1#之訊號再度拉起；同時 PMRDY 升起，表示主橋已經將 REQ1#所要求傳輸資料已經準備妥當，此時主橋給予 REQ1#優先權，因此，在時脈週期 86 時，主橋之仲裁器則照優先權回應 REQ1#之訊號，如此，REQ1#所要求之傳輸資料得以及時傳輸，不需要如第 4 圖所示之時脈週期 66 與時脈週期 68，得再延遲一個交易週期。

本發明之方法，係當 PCI 匯流排之主控器輸出要求訊號，主橋則會依據要求訊號通知所對應的裝置準備傳輸之資料，而又當系統記憶體將傳輸資料備妥時，則會輸出一個判斷資料給主橋，使主橋依據判斷資料給予所對應主控器一個優先權。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線

## 六、申請專利範圍

1.一種匯流排優先權選擇之方法，用於一匯流排系統，該匯流排系統包括一主橋、一系統記憶體、一第一主控器、一第二主控器、以及一匯流排，該匯流排耦接至該主橋、該第一主控器與該第二主控器，該系統記憶體耦接至該主橋，該匯流排優先權選擇之方法包括下列步驟：

該第一主控器發出一第一要求信號，經該主橋之仲裁，取得該匯流排之一主控權，意欲藉由該匯流排以及該主橋到該系統記憶體上獲得一第一傳輸資料；

當該主橋並未備妥該第一傳輸資料，則該主橋發出一第一回應訊號至該第一主控器，以使該第一主控器釋回該匯流排之該主控權；

該第二主控器發出一第二要求訊號，而該主橋回應發出該第二要求信號之該第二主控器；以及

當該主橋已將該第一傳輸資料備妥，則該主橋將該第一傳輸資料所對應之該第一主控器之該匯流排優先權提高，以使該第一主控器可優先獲得該匯流排之該主控權。

2.如申請專利範圍第1項所述之匯流排優先權選擇之方法，其中該匯流排係為一PCI匯流排。

3.如申請專利範圍第1項所述之匯流排優先權選擇之方法，其中該第一回應訊號更包括一停止訊號。

4.如申請專利範圍第1項所述之匯流排優先權選擇之方法，更包括：該第一主控器再度發出該第一要求信號，取得該匯流排之該主控權，並藉由該匯流排以及該主橋獲得該第一傳輸資料。



## 六、申請專利範圍

5.一種匯流排優先權選擇之方法，用於一匯流排系統，該匯流排系統包括一主橋、一第一主控器、一第二主控器、以及一匯流排，該匯流排耦接至該主橋、該第一主控器與該第二主控器，該匯流排優先權選擇之方法包括下列步驟：

判斷該第一主控器所需的一第一傳輸資料是否備妥；

在該第一傳輸資料備妥時且該第一主控器發出一第一要求信號要取得該匯流排之一主控權時，提供該第一主控器該主控權；以及

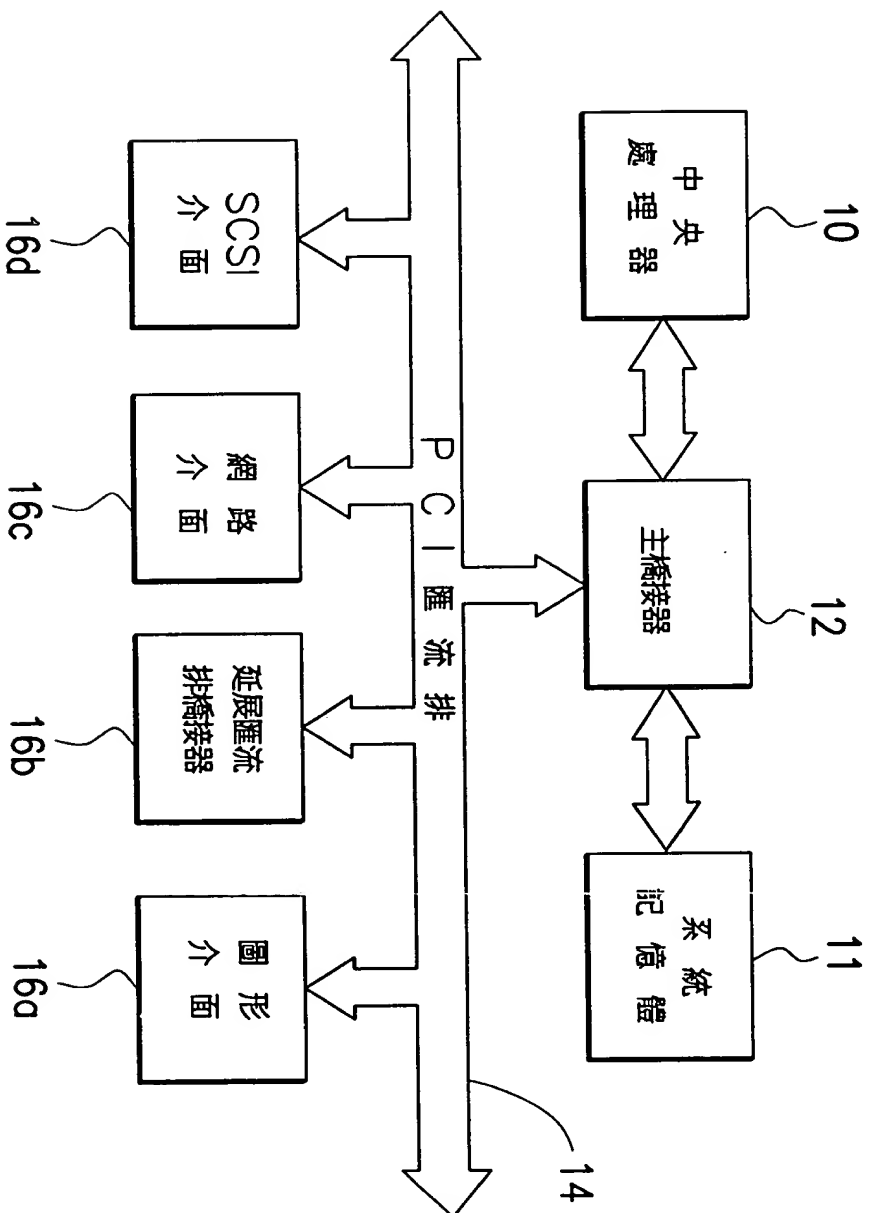
在該第一傳輸資料尚未備妥時且該第二主控器發出一第二要求信號要取得該匯流排之該主控權時，提供該第二主控器該主控權。

6.如申請專利範圍第5項所述之匯流排優先權選擇之方法，其中該匯流排係為一PCI匯流排。

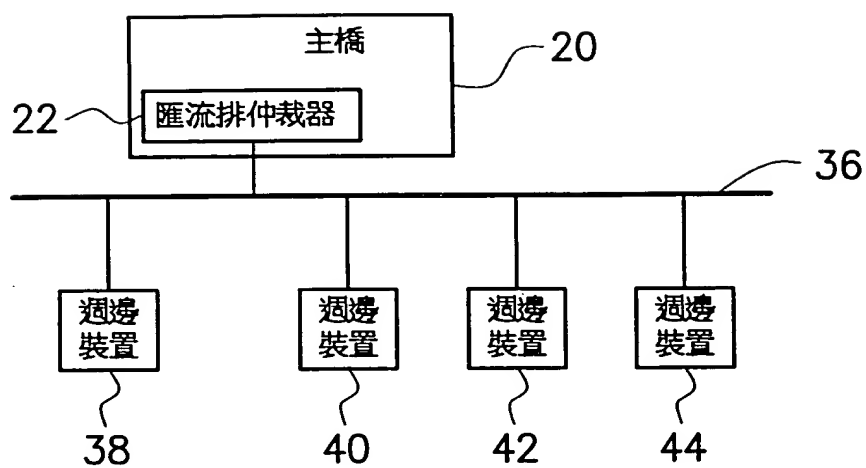
7.如申請專利範圍第5項所述之匯流排優先權選擇之方法，更包括在該第一傳輸資料尚未備妥時且該第一主控器發出該第一要求信號要取得該匯流排之該主控權時，提供一回應訊號使得該第一主控器釋出該主控權。

8.如申請專利範圍第7項所述之匯流排優先權選擇之方法，其中該回應訊號更包括一停止訊號。

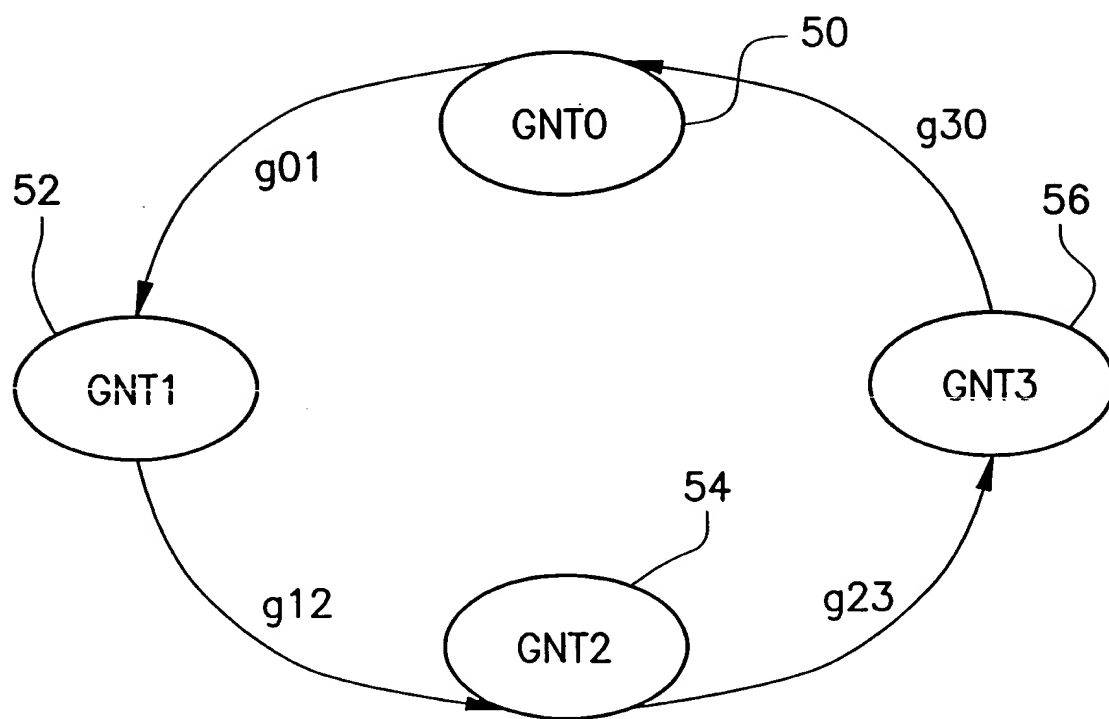
9.如申請專利範圍第5項所述之匯流排優先權選擇之方法，更包括在該第一主控器發出該第一要求信號且該第一傳輸資料備妥時，該第一主控器係經由該匯流排以及該主橋獲得該第一傳輸資料。



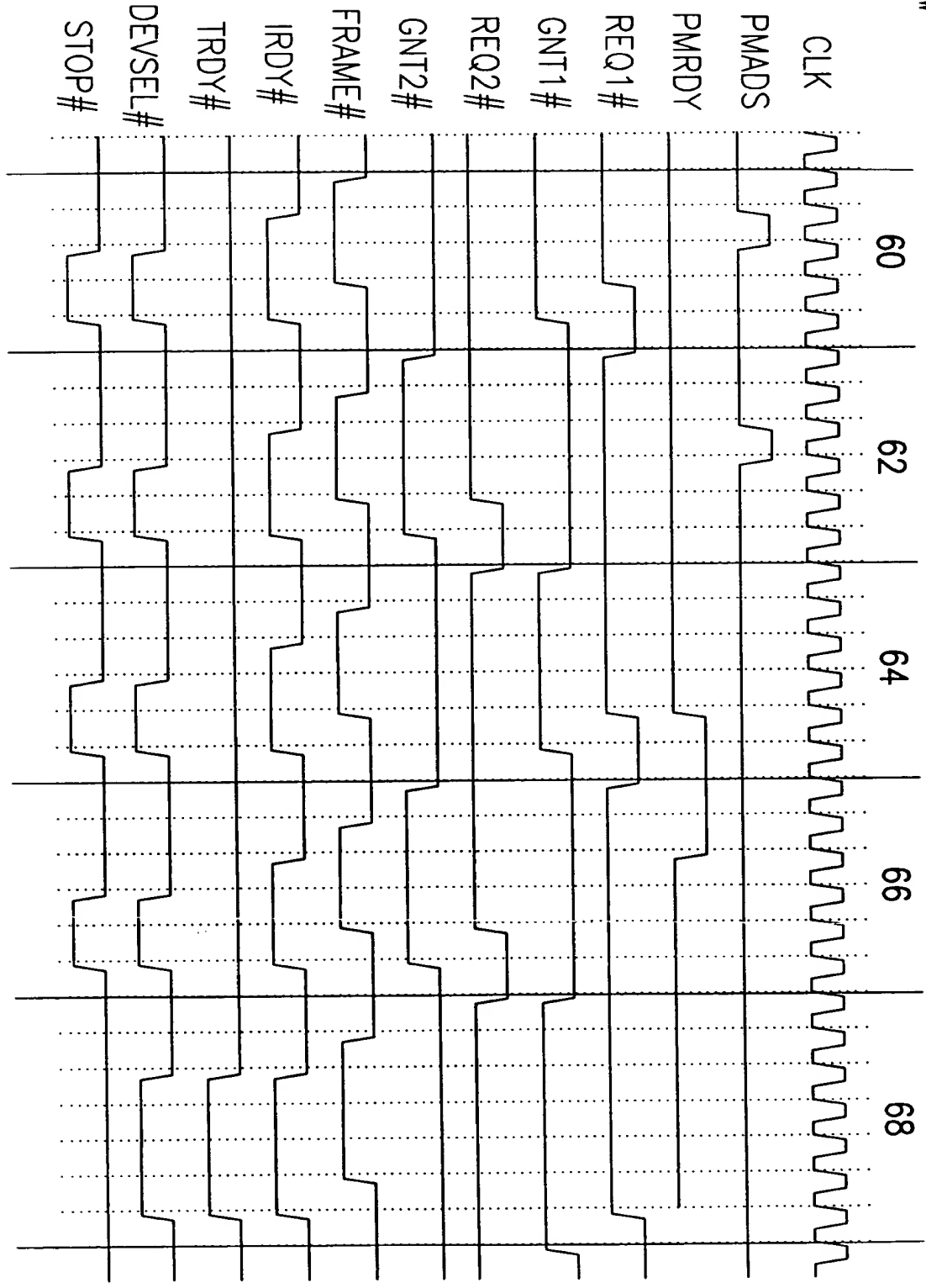
第 1 圖



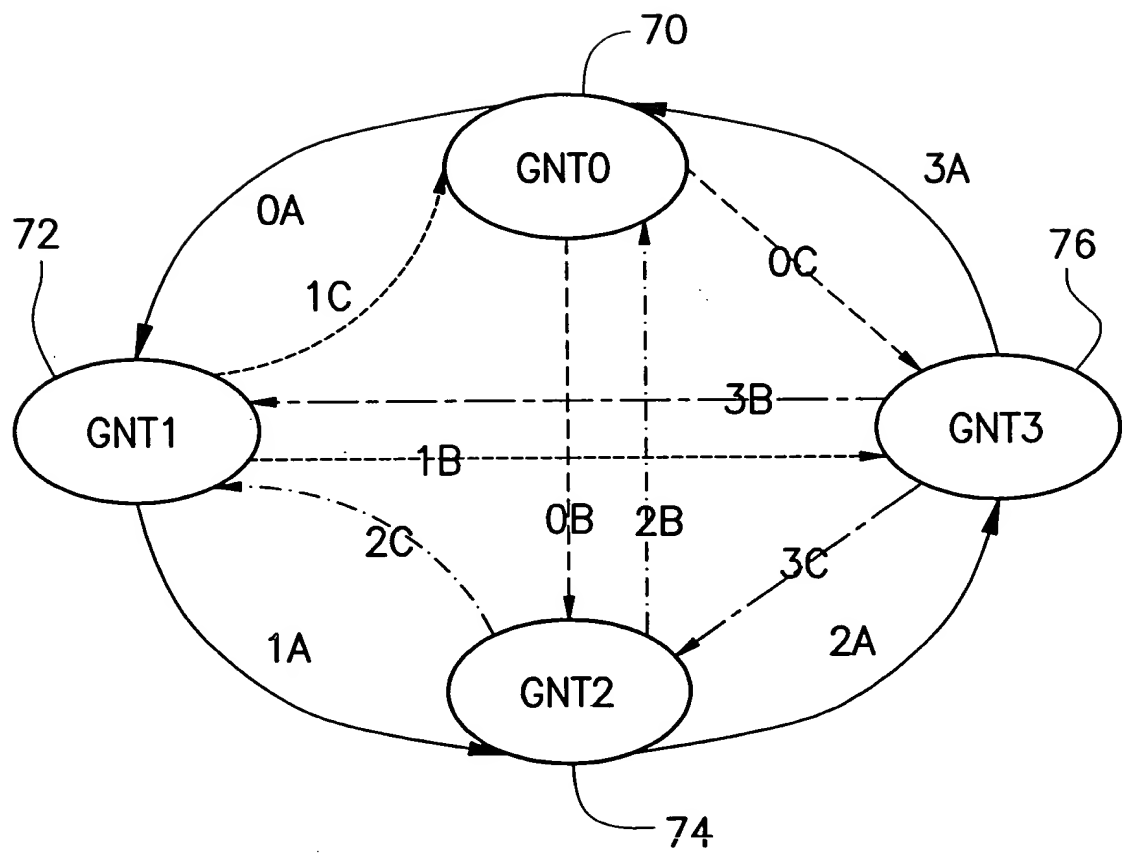
第 2 圖



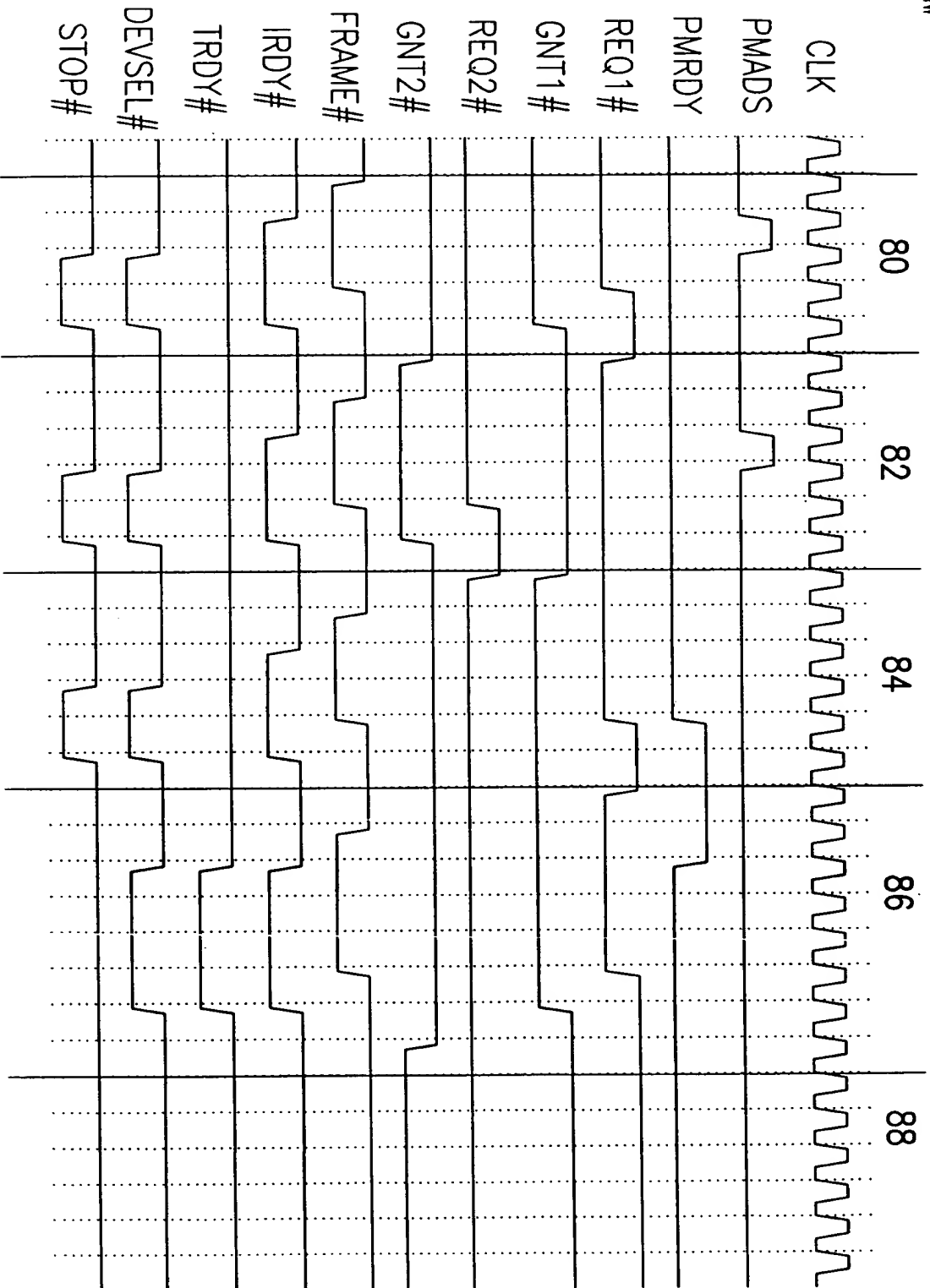
第 3 圖



第 4 圖



第 5 圖



第 6 圖